

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-228873

(43)Date of publication of application : 15.08.2000

(51)Int.Cl.

H02M 3/28

(21)Application number : 11-028310

(71)Applicant : SHARP CORP

(22)Date of filing : 05.02.1999

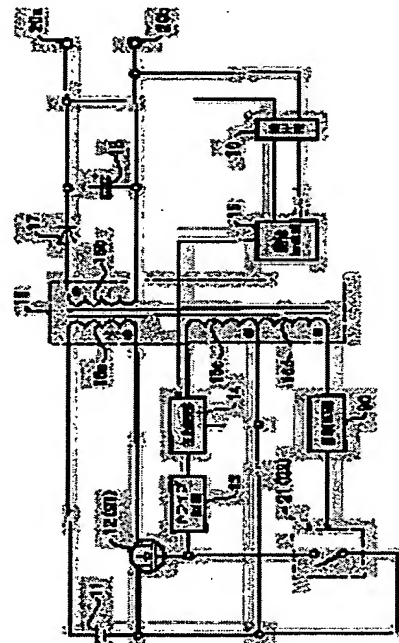
(72)Inventor : SASAKI MASATO

(54) SWITCHING POWER UNIT

(57)Abstract:

PROBLEM TO BE SOLVED: To prevent drop of the conversion efficiency of a switching power unit, accompanying the increase of the switching loss of the main switching element at waiting, that is at a light load, by performing the intermittent oscillation to stop the main switching element which constitutes the switching power unit for a specified time at waiting of an apparatus.

SOLUTION: This is switching power unit is of such a constitution that it converts the DC voltage of a DC power source 11 into high-frequency AC voltage by turning on and off of a main switching element Q1 by the control of a main controller 14, and inputs it into a primary winding 16 of a switching transformer 16, and rectifies and filter the high frequency AC voltage generated in a secondary winding 16b into a prescribed DC output voltage prior to supply to load, and here a sub-controller 30 is connected to the auxiliary winding 16d of the switching transformer 16, and a sub-switching element Q2 is connected to this sub-controller 30 so as to compulsively turn off the main switching element Q1, and the sub-controller 30, when DC output voltage reaches a preset value, turns on the sub-switching element Q2 by a specified time and forcibly turns off the main switching element Q1 by a prescribed time.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-228873

(P2000-228873A)

(43) 公開日 平成12年8月15日 (2000.8.15)

(51) Int.Cl.⁷

H 0 2 M 3/28

識別記号

F I

H 0 2 M 3/28

テーマコード(参考)

H 5 H 7 3 0

審査請求 未請求 請求項の数10 O L (全 17 頁)

(21) 出願番号

特願平11-28310

(22) 出願日

平成11年2月5日 (1999.2.5)

(71) 出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72) 発明者 佐々木 正人

大阪府大阪市阿倍野区長池町22番22号

シャープ株式会社内

(74) 代理人 100075502

弁理士 倉内 義朗

Fターム(参考) 5H730 AA14 BB43 BB55 DD04 EE02

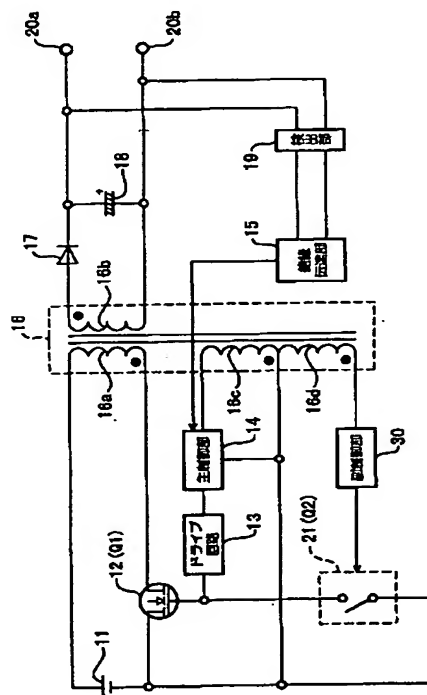
EE07 FD01 FD25 FD31 FF17

(54) 【発明の名称】 スイッチング電源装置

(57) 【要約】

【課題】 機器の待機動作時、スイッチング電源装置を構成する主スイッチング素子を所定の時間停止させる間欠発振を行う。

【解決手段】 直流電源11の直流電圧を主制御部14の制御による主スイッチング素子Q1のオン、オフにより高周波交流電圧に変換して、スイッチングトランス16の1次巻線16aに入力し、2次巻線16bに発生する高周波交流電圧を整流平滑し規定の直流出力電圧として負荷に供給する構成のスイッチング電源装置であって、スイッチングトランス16の補助巻線16dに副制御部30を接続し、この副制御部30に主スイッチング素子Q1を強制的にオフするように動作する副スイッチング素子Q2を接続しており、副制御部30は、直流出力電圧が既定値に達すると、副スイッチング素子Q2を所定の時間だけオンして主スイッチング素子Q1を所定の時間だけ強制的にオフさせる。



【特許請求の範囲】

【請求項1】 入力直流電源の直流電圧を主スイッチング素子のオン、オフにより高周波交流電圧に変換して、少なくとも1次巻線と2次巻線と補助巻線とを有するスイッチングトランスの1次巻線に入力し、前記2次巻線に発生する高周波交流電圧を整流平滑し規定の直流出力電圧として負荷に供給する構成であって、前記補助巻線に発生する高周波交流電圧を検知して前記主スイッチング素子のオフ期間に発生しているフライバック電圧の低下に同期したパルス電圧を発生させ、前記直流出力電圧を安定させるべくそのパルス電圧のパルス幅を制御して出力する機能を有する主制御部と、この主制御部からのパルス電圧に基づいて前記主スイッチング素子のオン、オフ駆動を行うドライブ回路とを備えた自励発振式のスイッチング電源装置において、

前記スイッチングトランスの補助巻線に副制御部が接続され、この副制御部に前記主スイッチング素子を強制的にオフするように動作する副スイッチング素子が接続されており、前記副制御部は、前記直流出力電圧が既定値に達すると、前記副スイッチング素子を所定の時間だけオンして前記主スイッチング素子を所定の時間だけ強制的にオフさせるように前記副スイッチング素子を制御することを特徴とするスイッチング電源装置。

【請求項2】 前記副制御部が、前記副スイッチング素子をオンさせておくための所定の時間をカウントするタイマ部と、前記補助巻線の誘起電圧を平滑整流した電圧が所定の第1電圧に達するまで前記タイマ部の動作を停止させ、第1電圧に達するとタイマ部を動作させて所定の時間のカウントを開始するとともに前記副スイッチング素子をオンし、動作後は前記平滑整流電圧が第1電圧より低い第2電圧以下になるまでの所定の時間だけタイマ部の動作を継続させて前記副スイッチング素子のオン状態を継続させるタイマ制御部とで構成される請求項1に記載のスイッチング電源装置。

【請求項3】 前記タイマ部がコンデンサと抵抗からなるCR時定数回路で構成され、このコンデンサの充電電圧が所定の電圧以下になるまでの所定の時間だけ、前記副スイッチング素子をオン状態に維持する請求項2に記載のスイッチング電源装置。

【請求項4】 負荷電流を検出して切り替え信号を出力する負荷電流検出部と、この負荷電流検出部から出力される切り替え信号が負荷電流の少ない軽負荷時を示している場合には前記副制御部による前記副スイッチング素子の制御を強制的に禁止する非制御状態に維持し、前記負荷電流検出部から出力される切り替え信号が負荷電流の多い重負荷時を示している場合には前記副制御部による前記副スイッチング素子の制御が可能な制御可能状態に維持する切り替え部とを有する請求項1、2又は3に記載のスイッチング電源装置。

【請求項5】 本装置を内蔵した機器から出力される切

り替え信号を入力する入力部と、この入力部から入力された切り替え信号が機器の待機動作時を示している場合は前記副制御部による前記副スイッチング素子の制御を強制的に禁止する非制御状態に維持し、前記切り替え信号が機器の通常動作時を示している場合は前記副制御部による前記副スイッチング素子の制御が可能な制御可能状態に維持する切り替え部とを有する請求項1、2又は3に記載のスイッチング電源装置。

【請求項6】 入力直流電源の直流電圧を主スイッチング素子のオン、オフにより高周波交流電圧に変換して、少なくとも1次巻線と2次巻線と補助巻線とを有するスイッチングトランスの1次巻線に入力し、前記2次巻線に発生する高周波交流電圧を整流平滑し規定の直流出力電圧として負荷に供給する構成であって、制御部ICによる主制御部によってパルス電圧を発生させ、前記直流出力電圧を安定させるべくそのパルス電圧のパルス幅を制御して前記主スイッチング素子のオン、オフ駆動を行う他励発振式のスイッチング電源装置において、

前記入力直流電源の高電圧側と前記補助巻線との間に副スイッチング素子と抵抗とコンデンサとがシリーズに接続され、この抵抗とコンデンサとの接続点が前記主制御部に接続されることにより、主制御部がコンデンサの充電電圧によって動作するように設けられる一方、前記補助巻線に副制御部が接続され、この副制御部は、前記直流出力電圧が既定値に達すると、前記副スイッチング素子を所定の時間だけオフして入力直流電源からの直流電源の供給を遮断することにより、前記主制御部を介して前記主スイッチング素子を所定の時間だけ強制的にオフさせるように制御することを特徴とするスイッチング電源装置。

【請求項7】 前記副制御部が、前記副スイッチング素子をオフさせておくための所定の時間をカウントするタイマ部と、前記補助巻線の誘起電圧を平滑整流した電圧が所定の第1電圧に達するまで前記タイマ部の動作を停止させ、第1電圧に達するとタイマ部を動作させて所定の時間のカウントを開始するとともに前記副スイッチング素子をオフし、動作後は前記平滑整流電圧が第1電圧より低い第2電圧以下になるまでの所定の時間だけタイマ部の動作を継続させて前記副スイッチング素子のオフ状態を継続させるタイマ制御部とで構成される請求項6に記載のスイッチング電源装置。

【請求項8】 前記タイマ部がコンデンサと抵抗からなるCR時定数回路で構成され、このコンデンサの充電電圧が所定の電圧以下になるまでの所定の時間だけ、前記副スイッチング素子をオフ状態に維持する請求項7に記載のスイッチング電源装置。

【請求項9】 負荷電流を検出して切り替え信号を出力する負荷電流検出部と、この負荷電流検出部から出力される切り替え信号が負荷電流の少ない軽負荷時を示している場合には前記副制御部による前記副スイッチング素

子の制御を強制的に禁止する非制御状態に維持し、前記負荷電流検出部から出力される切り替え信号が負荷電流の多い重負荷時を示している場合には前記副制御部による前記副スイッチング素子の制御が可能な制御可能状態に維持する切り替え部とを有する請求項6、7又は8に記載のスイッチング電源装置。

【請求項10】 本装置を内蔵した機器から出力される切り替え信号を入力する入力部と、この入力部から入力された切り替え信号が機器の待機動作時を示している場合は前記副制御部による前記副スイッチング素子の制御を強制的に禁止する非制御状態に維持し、前記切り替え信号が機器の通常動作時を示している場合は前記副制御部による前記副スイッチング素子の制御が可能な制御可能状態に維持する切り替え部とを有する請求項6、7又は8に記載のスイッチング電源装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、産業用や民生用の機器に直流安定化電圧を供給するスイッチング電源装置に関するものである。

【0002】

【従来の技術】従来より、産業用や民生用の機器に直流安定化電圧を供給するスイッチング電源装置が種々提案されている（例えば、特開平1-19969号公報等）。

【0003】図11は、このような従来のスイッチング電源装置の概略構成を示す回路ブロック図であり、図12はその動作波形図である。

【0004】図11に示す従来のスイッチング電源装置は、1次巻線76a、2次巻線76b及び補助巻線76cよりなるスイッチングトランス76を備え、このスイッチングトランス76のいわゆる直流電圧入力側である1次巻線76aに、MOSFET等で構成された主スイッチング素子72と直流電源71とが接続されて1つのループを構成している。また、スイッチングトランス76の補助巻線76cには、主スイッチング素子72を制御する主制御部74とドライブ回路73とが接続されており、ドライブ回路73の出力がMOSFETからなる主スイッチング素子72のゲート(G)に接続されている。

【0005】また、スイッチングトランス76のいわゆる整流出力側である2次巻線76bに、整流ダイオード77と平滑コンデンサ78とからなる整流平滑回路が接続されており、この整流平滑回路により整流、平滑された直流出力電圧 V_0 が、出力端子80a、80bより出力されるようになっている。

【0006】また、平滑コンデンサ78より出力側の信号線には、整流平滑回路の直流出力電圧 V_0 を検出する検出部79が接続されており、この検出部79の出力が絶縁伝達部75を介して主制御部74にフィードバック

されるようになっている。

【0007】次に、上記構成のスイッチング電源装置における各回路部の動作を説明する。直流電源71は、スイッチングトランス76の1次巻線76aに主スイッチング素子72(Q1)を介して供給される。主スイッチング素子72(Q1)は、上記した如くMOSFET等で構成され、ドライブ回路73を介してゲート(G)に印加される主制御部74のオン、オフ信号によりオン、オフされ、直流電源71からの直流入力電圧 V_0 を1次巻線76aに印加したり、遮断したりする。一方、2次巻線76bの誘起電圧は、整流ダイオード77により整流された後、平滑コンデンサ78により平滑され、直流出力電圧 V_0 として出力端子80a、80bより出力される。

【0008】また、検出部79は、整流平滑回路の直流出力電圧 V_0 を内部の基準電圧と比較し、その比較結果を比較信号として、絶縁伝達部75を介して主制御部74にフィードバックする。主制御部74は、スイッチングトランス76の補助巻線76cに誘起電圧(図11中、●と逆方向)が発生すると、主制御部74の出力を

「H」にし、ドライブ回路73を介して主スイッチング素子72(Q1)のゲート(G)を「H」にして、主スイッチング素子72(Q1)をオンする。また、主制御部74は、検出部79からの比較信号に基づいて主スイッチング素子72(Q1)のオン期間を制御することで直流出力電圧 V_0 の安定化を行っている。また、絶縁伝達部75は、スイッチングトランス76の1次巻線76a側と2次巻線76b側とを絶縁するとともに、検出部79からの比較信号を主制御部74に伝達する。

【0009】次に、上記で説明した各回路部の動作を、図12に示す各回路部の動作波形図を用いてさらに詳細に説明する。ただし、以下の説明では、主スイッチング素子72を、主スイッチング素子Q1と標記する。

【0010】図12において、(a)は主スイッチング素子Q1のドレイン・ソース間電圧 V_{DS} 、(b)はスイッチングトランス76の1次巻線76a側の1次電流 I_1 、(c)は主スイッチング素子Q1のゲート電圧 V_G 、(d)はスイッチングトランス76の2次巻線76b側の2次電流 I_2 の各波形であり、横軸に共通の時間軸をとって表している。以下の説明では、この時間軸に沿って順次説明する。

【0011】(1) 期間 $t_0 \sim t_1$ 間の動作(Q1オン)

この期間は、主制御部74からのオン信号により、主スイッチング素子Q1のゲート電圧 V_G が「H」となって、主スイッチング素子Q1がオンし、ソース・ドレイン間電圧 V_{DS} はほぼゼロである。そのため、直流電源71より供給された直流入力電圧がスイッチングトランス76の1次巻線76aに印加され、主スイッチング素子Q1がオンすることにより、スイッチングトランス76

の1次巻線76aに1次電流 I_1 が流れ、スイッチングトランス76に磁束が発生して励磁エネルギーが蓄積される。このとき、スイッチングトランス76の2次巻線76bに誘起電圧(図11中、●の方向)が発生するが、整流ダイオード77を逆バイアスする方向に電圧が印加されるように構成されているため、スイッチングトランス76の2次巻線76b側に2次電流 I_2 は流れない。

【0012】(2) 期間 $t_1 \sim t_2$ 間の動作(Q1オフ)

この期間は、主制御部74からのオフ信号により、主スイッチング素子Q1のゲート電圧 V_G が「L」となって、主スイッチング素子Q1がオフし、ソース・ドレイン間電圧 V_{DS} が「H」となる。そのため、直流電源71より供給された直流入力電圧はスイッチングトランス76の1次巻線76aに印加されないで、スイッチングトランス76の1次巻線76aの1次電流 I_1 がゼロとなる。その結果、1次巻線76aに前記とは逆方向(図11中、●と逆方向)の誘起電圧が発生すると同時に、2次巻線76bにも誘起電圧(図11中、●と逆方向)が発生し、整流ダイオード77を順バイアスする方向に電圧が印加されるため、スイッチングトランス76に蓄積された励磁エネルギーが、2次巻線76bを介して2次電流 I_2 として放出され、整流ダイオード77により整流された後、平滑コンデンサ78により平滑され、直流出力電圧 V_0 として出力端子80a、80bに供給される。

【0013】そして、スイッチングトランス76に蓄積された励磁エネルギーが放出されるにともない、2次電流 I_2 は減少し、時刻 t_2 においてゼロになると、1次巻線76a及び2次巻線76bの誘起電圧はなくなる。このとき、主制御部74からのオン信号により、主スイッチング素子Q1のゲート電圧 V_G が「H」となり、主スイッチング素子Q1が再びオンする。このようにして、上記(1)、(2)の動作が繰り返されることで、出力電圧 V_0 が連続的に出力端子80a、80bに供給される。

【0014】なお、図12において実線で示す波形は、出力端子80a、80bより出力電流 I_0 が多く流れ出ているときであり、いわゆる重負荷時を示している。また、図中破線で示す波形は、出力端子80a、80bより出力電流 I_0 が少なく流れ出ているときであり、いわゆる軽負荷時を示している。

【0015】すなわち、検出部79は、直流出力電圧 V_0 と内部の基準電圧とを比較し、その比較結果を比較信号として、絶縁伝達部75を介して主制御部74にフィードバックする。主制御部74は、この比較信号に基づいて主スイッチング素子Q1のオン期間(期間 $t_0 - t_1$)を、重負荷時に長く、軽負荷時に短くなるように制御する。これにより、出力電圧 V_0 は、直流電源71か

らの入力電圧及び出力電流 I_0 の変動に対しても、主スイッチング素子Q1のオン期間(期間 $t_0 - t_1$)が変化して、常に一定に保たれることになる。

【0016】

【発明が解決しようとする課題】ところで、上記した従来技術のスイッチング電源装置をリモコン受信機能を有する機器に用いた場合、機器の電源オフ時、すなわち待機動作時においても、リモコン受信機能を働かせておいたり、機器の動作設定状態を保持したり、機器の設定状態を表示したりする等、機器の一部の機能を働かせておく必要があるため、スイッチング電源装置は微小電流を機器に常時供給しておく必要がある。

【0017】しかしながら、従来のスイッチング電源では、出力電流 I_0 が少なく流れ出ているとき(いわゆる軽負荷時)、主制御部74は主スイッチング素子Q1のオン期間(期間 $t_0 - t_1$)を短くするように制御することで、直流出力電圧 V_0 を一定に保っているため、軽負荷時のスイッチング電源装置の発振周波数が高くなり、主スイッチング素子Q1のスイッチング損失が大きくなってスイッチング電源装置の変換効率が悪くなるといった問題があった。また、これにより主スイッチング素子Q1が発熱するとともに、スイッチングノイズも増加するといった問題があった。

【0018】本発明に係る問題点を解決すべく創案されたもので、その目的は、出力電圧が既定値に達するとスイッチングを所定の時間停止させることにより、間欠発振させることで上記の問題点を解決したスイッチング電源装置を提供することにある。

【0019】

【課題を解決するための手段】上記課題を解決するため、請求項1に記載の発明は、入力直流電源の直流電圧を主スイッチング素子のオン、オフにより高周波交流電圧に変換して、少なくとも1次巻線と2次巻線と補助巻線とを有するスイッチングトランスの1次巻線に投入し、前記2次巻線に発生する高周波交流電圧を整流平滑し規定の直流出力電圧として負荷に供給する構成であって、前記補助巻線に発生する高周波交流電圧を検知して前記主スイッチング素子のオフ期間に発生しているフライバック電圧の低下に同期したパルス電圧を発生させ、前記直流出力電圧を安定させるべくそのパルス電圧のパルス幅を制御して出力する機能を有する主制御部と、この主制御部からのパルス電圧に基づいて前記主スイッチング素子のオン、オフ駆動を行うドライブ回路とを備えた自動発振式のスイッチング電源装置において、前記スイッチングトランスの補助巻線に副制御部が接続され、この副制御部に前記主スイッチング素子を強制的にオフするように動作する副スイッチング素子が接続されており、前記副制御部は、前記直流出力電圧が既定値に達すると、前記副スイッチング素子を所定の時間だけオンして前記主スイッチング素子を所定の時間だけ強制的にオ

フさせるように前記副スイッチング素子を制御することを特徴としている。

【0020】また、請求項2に記載の発明は、請求項1に記載のものにおいて、前記副制御部が、前記副スイッチング素子をオンさせておくための所定の時間をカウントするタイマ部と、前記補助巻線の誘起電圧を平滑整流した電圧が所定の第1電圧に達するまで前記タイマ部の動作を停止させ、第1電圧に達するとタイマ部を動作させて所定の時間のカウントを開始するとともに前記副スイッチング素子をオンし、動作後は前記平滑整流電圧が第1電圧より低い第2電圧以下になるまでの所定の時間だけタイマ部の動作を継続させて前記副スイッチング素子のオン状態を継続させるタイマ制御部とで構成されることを特徴としている。

【0021】また、請求項3に記載の発明は、請求項2に記載のものにおいて、前記タイマ部がコンデンサと抵抗からなるCR時定数回路で構成され、このコンデンサの充電電圧が所定の電圧以下になるまでの所定の時間だけ、前記副スイッチング素子をオン状態に維持することを特徴としている。

【0022】また、請求項4に記載の発明は、請求項1、2又は3に記載のものにおいて、負荷電流を検出するとともに、負荷電流が少ない軽負荷時の場合に切り替え信号を出力する負荷電流検出部と、この負荷電流検出部から切り替え信号が出力されていない場合は前記副制御部による前記副スイッチング素子の制御を強制的に禁止する非制御状態に維持し、前記負荷電流検出部から切り替え信号が出力されている場合は前記副制御部による前記副スイッチング素子の制御が可能な制御可能状態に維持する切り替え部とを有することを特徴としている。

【0023】また、請求項5に記載の発明は、請求項1、2又は3に記載のものにおいて、本装置を内蔵した機器が待機動作時のときにその機器から出力される切り替え信号を入力する入力部と、この切り替え信号が入力部から入力されていない場合は前記副制御部による前記副スイッチング素子の制御を強制的に禁止する非制御状態に維持し、前記切り替え信号が入力部から入力されている場合は前記副制御部による前記副スイッチング素子の制御が可能な制御可能状態に維持する切り替え部とを有することを特徴としている。

【0024】また、請求項6に記載の発明は、入力直流電源の直流電圧を主スイッチング素子のオン、オフにより高周波交流電圧に変換して、少なくとも1次巻線と2次巻線と補助巻線とを有するスイッチングトランスの1次巻線に入力し、前記2次巻線に発生する高周波交流電圧を整流平滑し規定の直流出力電圧として負荷に供給する構成であって、制御用ICによる主制御部によってパルス電圧を発生させ、前記直流出力電圧を安定させるべくそのパルス電圧のパルス幅を制御して前記主スイッチング素子のオン、オフ駆動を行う他励発振式のスイッ

ング電源装置において、前記入力直流電源の高電圧側と前記補助巻線との間に副スイッチング素子と抵抗とコンデンサとがシリーズに接続され、この抵抗とコンデンサとの接続点が前記主制御部に接続されることにより、主制御部がコンデンサの充電電圧によって動作するように設けられる一方、前記補助巻線に副制御部が接続され、この副制御部は、前記直流出力電圧が既定値に達すると、前記副スイッチング素子を所定の時間だけオフして入力直流電源からの直流電源の供給を遮断することにより、前記主制御部を介して前記主スイッチング素子を所定の時間だけ強制的にオフさせるように制御することを特徴としている。

【0025】また、請求項7に記載の発明は、請求項6に記載のものにおいて、前記副制御部が、前記副スイッチング素子をオフさせておくための所定の時間をカウントするタイマ部と、前記補助巻線の誘起電圧を平滑整流した電圧が所定の第1電圧に達するまで前記タイマ部の動作を停止させ、第1電圧に達するとタイマ部を動作させて所定の時間のカウントを開始するとともに前記副スイッチング素子をオフし、動作後は前記平滑整流電圧が第1電圧より低い第2電圧以下になるまでの所定の時間だけタイマ部の動作を継続させて前記副スイッチング素子のオフ状態を継続させるタイマ制御部とで構成されること特徴としている。

【0026】また、請求項8に記載の発明は、請求項7に記載のものにおいて、前記タイマ部がコンデンサと抵抗からなるCR時定数回路で構成され、このコンデンサの充電電圧が所定の電圧以下になるまでの所定の時間だけ、前記副スイッチング素子をオフ状態に維持することを特徴としている。

【0027】また、請求項9に記載の発明は、請求項6、7又は8に記載のものにおいて、負荷電流を検出するとともに、負荷電流が少ない軽負荷時の場合に切り替え信号を出力する負荷電流検出部と、この負荷電流検出部から切り替え信号が出力されていない場合は前記副制御部による前記副スイッチング素子の制御を強制的に禁止する非制御状態に維持し、前記負荷電流検出部から切り替え信号が出力されている場合は前記副制御部による前記副スイッチング素子の制御が可能な制御可能状態に維持する切り替え部とを有することを特徴としている。

【0028】また、請求項10に記載の発明は、請求項6、7又は8に記載のものにおいて、本装置を内蔵した機器が待機動作時のときにその機器から出力される切り替え信号を入力する入力部と、この切り替え信号が入力部から入力されていない場合は前記副制御部による前記副スイッチング素子の制御を強制的に禁止する非制御状態に維持し、前記切り替え信号が入力部から入力されている場合は前記副制御部による前記副スイッチング素子の制御が可能な制御可能状態に維持する切り替え部とを有することを特徴としている。

【0029】

【発明の実施の形態】以下、本発明の実施の形態について、各請求項に対応させながら図面を参照して説明する。

【0030】[第1の実施の形態] 図1ないし図3は、本発明の第1の実施の形態に係わるスイッチング電源装置を示し、図1は主に請求項1に対応した回路ブロック図、図2及び図3は主に請求項2及び3に関連した回路ブロック図及び動作波形図である。

【0031】図1に示すスイッチング電源装置は、1次巻線16a、2次巻線16b、第1の補助巻線16c及び第2の補助巻線16dよりなるスイッチングトランス16を備え、このスイッチングトランス16のいわゆる直流電圧入力側である1次巻線16aに、MOSFET等で構成された主スイッチング素子12（以下、主スイッチング素子Q1と標記する）と直流電源11とが接続されて1つのループを構成している。また、スイッチングトランス16の第1の補助巻線16cには、主スイッチング素子Q1を制御する主制御部14とドライブ回路13とが接続されており、ドライブ回路13の出力がMOSFETからなる主スイッチング素子Q1のゲート（G）に接続されている。

【0032】また、スイッチングトランス16のいわゆる整流出力側である2次巻線16bに、整流ダイオード17と平滑コンデンサ18とからなる整流平滑回路が接続されており、この整流平滑回路により整流、平滑された出力電圧が、出力端子20a、20bより出力されるようになっている。

【0033】また、整流平滑回路の出力電圧を検出する検出部19が接続されており、この検出部19の出力が絶縁伝達部15を介して主制御部14にフィードバックされるようになっている。

【0034】また、主スイッチング素子Q1のゲート（G）と直流電源11の低電圧側との間に副スイッチング素子（Q2）が介挿されており、この副スイッチング素子21（以下、副スイッチング素子Q2と標記する）をオン、オフ制御する副制御部30が第2の補助巻線16dに接続された構成となっている。

【0035】次に、上記構成のスイッチング電源装置における各回路部の動作を説明する。直流電源11は、スイッチングトランス16の1次巻線16aに主スイッチング素子Q1を介して供給される。主スイッチング素子Q1は、上記した如くMOSFET等で構成され、ドライブ回路13を介してゲート（G）に印加される主制御部14のオン、オフ信号によりオン、オフされ、直流電源11からの入力電圧を1次巻線16aに印加したり、遮断したりする。一方、2次巻線16bの誘起電圧は、整流ダイオード17により整流された後、平滑コンデンサ18により平滑され、出力電圧として出力端子20a、20bより出力される。

【0036】また、検出部19は、整流平滑回路の出力電圧を内部の基準電圧と比較し、その比較結果を比較信号として、絶縁伝達部15介して主制御部14にフィードバックする。主制御部14は、スイッチングトランス16の第1の補助巻線16cに誘起電圧（図1中、●と逆方向）が発生すると、主制御部14の出力を「H」にし、ドライブ回路13を介して主スイッチング素子12（Q1）のゲート（G）を「H」にして主スイッチング素子Q1をオンする。また、主制御部14は、検出部19からの比較信号に基づいて主スイッチング素子Q1のオン期間を制御することで出力電圧の安定化を行っている。また、絶縁伝達部15は、スイッチングトランス16の1次巻線16a側と2次巻線16b側とを絶縁するとともに、検出部19からの比較信号を主制御部14に伝達する。

【0037】また、主スイッチング素子Q1のゲート（G）は、副スイッチング素子Q2を介して直流電源11の低電圧側に接続されている。従って、副スイッチング素子Q2をオンすることにより、主スイッチング素子Q1のゲート（G）を「L」とし、主制御部14とは無関係に独立して（すなわち、主制御部14に優先して）、主スイッチング素子Q1を強制的にオフさせることができる。また、スイッチングトランス16の第2の補助巻線16dに接続されている副制御部30は、直流出力電圧 V_0 が既定値に達すると、必要に応じて定められる所定の時間だけ主スイッチング素子Q1を強制的にオフさせるように副スイッチング素子Q2を制御し、その結果、主スイッチング素子Q1を間欠発振させるように動作する。

【0038】図2は、図1に示す副制御部30及び副スイッチング素子Q2の具体的な回路構成を示すブロック図であり、副スイッチング素子Q2はトランジスタで構成されている。また、副制御部30は、主スイッチング素子Q1を所定の時間だけ強制的にオフさせるため（すなわち、副スイッチング素子Q2を所定の時間だけオンさせておくため）の所定の時間をカウントするタイマ部32と、このタイマ部32を制御するタイマ制御部31とで構成されている。

【0039】タイマ部32は、ダイオード41及びコンデンサ40からなる整流平滑回路と、コンデンサ40及び各抵抗35、37、38、39からなるCR時定数回路とで構成され、コンデンサ40の充電電圧が既定の第2電圧値（下限値）に放電されるまでの時間だけ、副スイッチング素子Q2オンさせて、主スイッチング素子Q1をオフさせる。

【0040】また、タイマ制御部31は、第2の補助巻線16dの誘起電圧を平滑整流した電圧が既定の第1電圧値（上限値）に達するまでタイマ部32の動作を停止させ、第1電圧値に達するとタイマ部32を動作させて所定の時間のカウントを開始するとともに副スイッチ

グ素子Q2をオンし、動作後は平滑整流電圧が第1電圧値(上限値)より低い第2電圧値(下限値)以下になるまでの所定の時間だけタイマ部32の動作を継続させて、副スイッチング素子Q2のオン状態を継続させるように制御する。そのため、タイマ制御部31は、コンパレータ34、ツェナーダイオード36、ダイオード42及び各抵抗37、38、39によって構成されている。すなわち、コンパレータ34の帰還抵抗33と抵抗38、39とによるコンデンサ40の分圧電圧がツェナー電圧 V_{ZD36} 以上になると、コンパレータ34の出力がオープンとなり、タイマ部32は放電を開始して、副スイッチング素子Q2をオンする。次に、放電により、コンデンサ40の抵抗38、39による分圧電圧がツェナー電圧 V_{ZD36} 以下になると、コンパレータ34の出力が「L」になり、副スイッチング素子Q2をオフする。

【0041】次に、上記で説明した各回路部の動作を、図3に示す各回路部の動作波形図を用いてさらに詳細に説明する。

【0042】図3において、(a)はスイッチングトランス16の1時巻線16a側の1次電流 I_1 、(b)は主スイッチング素子Q1のゲート電圧 V_{G1} 、(c)は直流出力電圧 V_0 、(d)はコンデンサ40の充電電圧 V_{C40} 、(e)はコンパレータ34の+入力端子電圧 V_+ と-入力端子電圧 V_- 、(f)は副スイッチング素子Q2のベース・エミッタ間電圧 V_{B2} の各波形であり、横軸に共通の時間軸をとって表している。また、主スイッチング素子Q1はゲート電圧 V_{G1} が「H」のときにオン、ゲート電圧 V_{G1} が「L」のときにオフし、副スイッチング素子Q2はベース電圧 V_{B2} が「H」のときにオン、ベース電圧 V_{B2} が「L」のときにオフするように構成されている。以下の説明では、図3に示した時間軸に沿って順次説明する。

【0043】(1) 期間 t_0 までの動作(Q2オフ)
スイッチング電源装置に直流電源11が接続されると、主制御部14によって主スイッチング素子Q1は発振を開始し、直流出力電圧 V_0 が増加し、コンデンサ40は、 $[V_0 \times (\text{第2の補助巻線16dの巻数}) / (\text{2次巻線16bの巻数})]$ に充電される。このとき、 $V_{ZD36} > V_{C40} \times R' / (R' + R_{39})$

ただし、 $R' = R_{33} \times R_{38} / (R_{33} + R_{38})$ の関係にあるので、コンパレータ34の出力は「L」である。従って、副スイッチング素子Q2はオフであるので、主スイッチング素子Q1は通常の発振を継続する。

【0044】(2) 期間 $t_0 \sim t_1$ 間の動作(Q2オン、Q1オフ)

時刻 t_0 において出力電圧 V_0 が既定電圧に達すると、 $V_{ZD36} \leq V_{C40} \times R' / (R' + R_{39})$

となって、コンパレータ34の出力がオープンとなり、コンデンサ40により副スイッチング素子Q2の V_{B2} が「H」となる。従って、副スイッチング素子Q2がオン

となり、主スイッチング素子Q1は強制的にオフされて発振を停止する。このとき、コンパレータ34の出力はオープンであるので、コンパレータ34の+入力端子電圧は、

$$V_+ = V_{C40} \times R_{38} \times (R_{38} + R_{39}) > V_{C40} \times R' \times (R' + R_{39})$$

となる。

【0045】そして、主スイッチング素子Q1の発振停止により、スイッチングトランス16からのコンデンサ40への充電がなくなり、コンデンサ40は、コンデンサ40と抵抗35、37、39、39とからなる時定数で放電を開始する。

【0046】(3) 時刻 t_1 以降の動作(Q2オフ)
コンデンサ40の放電により、時刻 t_1 において、 $V_{ZD36} > V_{C40} \times R_{38} / (R_{38} + R_{39})$

となると、コンパレータ34の出力が「L」となる。従って、時刻 t_1 において副スイッチング素子Q2はオフし、主スイッチング素子Q1は再び発振を開始する。

【0047】このようにして上記(1)～(3)の動作が繰り返されることで、主スイッチング素子Q1を間欠発振させることができる。すなわち、副スイッチング素子Q2は、主制御部14とは無関係に主スイッチング素子Q1を独立して(主制御部14に優先して)オフすることができ、副制御部30は、時刻 t_0 において直流出力電圧 V_0 が既定電圧値に達すると、必要に応じて定められた所定の時間(期間 $t_0 \sim t_1$)だけ主スイッチング素子Q1を強制的にオフさせるように、副スイッチング素子Q2を制御する。つまり、主スイッチング素子Q1を間欠発振させるように動作する。

【0048】[第2の実施の形態] 図4は、本発明の第2の実施の形態に係わるスイッチング電源装置の回路ブロック図を示し、請求項4に対応している。

【0049】図4に示すスイッチング電源装置の各回路ブロックは、その大部分が図2に示すスイッチング電源装置の回路ブロックと同様であるので、ここでは同部品及び同ブロックに同符号を付すこととし、詳細な説明を省略する。

【0050】本実施の形態のスイッチング電源装置は、図2に示すスイッチング電源装置に、負荷電流検出部23と絶縁伝達部22と切り替え部43とを追加した構成となっている。

【0051】負荷電流検出部23は、整流ダイオード17及び平滑コンデンサ18からなる整流平滑回路と出力端子20bとの間に接続されている。ただし、整流平滑回路と出力端子20aとの間に接続してもよい。また、切り替え部43は、副スイッチング素子Q2のベース・エミッタ間に接続され、絶縁伝達部22は切り替え部43と負荷電流検出部23との間に接続されている。絶縁伝達部22は、負荷電流検出部23と切り替え部43とを絶縁するとともに、負荷電流検出部23からのオン、

オフ信号を切り替え部43に伝達する機能を有する。

【0052】上記構成のスイッチング電源装置において、図2に示すスイッチング電源装置と比較して、新たに追加した負荷電流検出部23と絶縁伝達部22と切り替え部43との動作についてのみ以下に説明する。

【0053】負荷電流検出部23は、整流ダイオード17及び平滑コンデンサ18からなる整流平滑回路と、出力端子20bとの間を流れる負荷電流 I_0 を検出する。そして、負荷電流 I_0 が通常動作時の電流値（すなわち、重負荷時の電流値）である場合には、絶縁伝達部22を介して切り替え部43にオン信号を印加し、負荷電流 I_0 が少ない場合（すなわち、軽負荷時の電流値である場合）には、絶縁伝達部22を介して切り替え部43にオフ信号を印加する。

【0054】切り替え部43は、例えばFETやトランジスタ等で構成されるスイッチである。そして、負荷電流検出部23のオフ信号により切り替え部43がオフしている場合（すなわち、副制御部30による副スイッチング素子Q2の制御が可能な制御可能状態に維持されている場合）、副スイッチング素子Q2は、副制御部30によって上記第1の実施の形態で説明した通りオン、オフ制御される。すなわち、図3に示す時刻 t_0 において直流出力電圧 V_0 が既定値に達すると、必要に応じて定められた所定の時間（期間 $t_0 - t_1$ ）だけ主スイッチング素子Q1を強制的にオフさせるように副スイッチング素子Q2を制御し、その結果、主スイッチング素子Q1を間欠発振させるように動作する。

【0055】一方、負荷電流検出部23のオン信号により切り替え部43がオンしている場合、副スイッチング素子Q2のベース・エミッタ間が0Vに括られるため、副スイッチング素子Q2は常にオフし、主スイッチング素子Q1は副制御部30により制御されなくなる。すなわち、副制御部30による副スイッチング素子Q2の制御を強制的に禁止する非制御状態に維持されることになる。

【0056】つまり、本実施の形態のスイッチング電源装置は、負荷電流 I_0 が少ない場合、すなわち軽負荷時のみ、主スイッチング素子Q1を間欠発振させるように動作する。

【0057】〔第3の実施の形態〕図5は、本発明の第3の実施の形態に係わるスイッチング電源装置の回路ブロック図を示し、請求項5に対応している。

【0058】図5に示すスイッチング電源装置の各回路ブロックは、その大部分が図2に示すスイッチング電源装置の回路ブロックと同様であるので、ここでは同部品及び同ブロックに同符号を付すこととし、詳細な説明を省略する。

【0059】本実施の形態のスイッチング電源装置は、図2に示すスイッチング電源装置に、機器通常信号入力端子25と絶縁伝達部24と切り替え部44とを追加し

た構成となっている。

【0060】切り替え部44は、副スイッチング素子Q2のベース・エミッタ間に接続され、絶縁伝達部24は切り替え部44と機器通常信号入力端子25との間に接続されている。絶縁伝達部22は、機器通常信号入力端子25と切り替え部44とを絶縁するとともに、機器通常信号入力端子25からのオン、オフ信号を切り替え部44に伝達する機能を有する。

【0061】上記構成のスイッチング電源装置において、図2に示すスイッチング電源装置と比較して、新たに追加した機器通常信号入力端子25と絶縁伝達部24と切り替え部44との動作についてのみ以下に説明する。

【0062】スイッチング電源装置が内蔵された機器が通常動作時、機器より機器通常信号入力端子25を介して切り替え部44にオン信号が入力され、スイッチング電源装置が内蔵された機器が待機動作時、機器より機器通常信号入力端子25を介して切り替え部44にオフ信号が入力される。

【0063】切り替え部44は、例えばFETやトランジスタ等で構成されるスイッチである。そして、機器通常信号入力端子25を介して入力されたオフ信号により切り替え部44がオフしている場合（すなわち、副制御部30による副スイッチング素子Q2の制御が可能な制御可能状態に維持されている場合）、副スイッチング素子Q2は、副制御部30によって上記第1の実施の形態で説明した通りオン、オフ制御される。すなわち、図3に示す時刻 t_0 において直流出力電圧が既定値に達すると、必要に応じて定められた所定の時間（期間 $t_0 - t_1$ ）だけ主スイッチング素子Q1を強制的にオフさせるように副スイッチング素子Q2を制御し、その結果、主スイッチング素子Q1を間欠発振させるように動作する。

【0064】一方、機器通常信号入力端子25を介して入力されたオン信号により切り替え部44がオンしている場合、副スイッチング素子Q2のベース・エミッタ間が0Vに括られるため、副スイッチング素子Q2は常にオフし、主スイッチング素子Q1は副制御部30により制御されなくなる。すなわち、副制御部30による副スイッチング素子Q2の制御を強制的に禁止する非制御状態に維持されることになる。

【0065】つまり、本実施の形態のスイッチング電源装置は、このスイッチング電源装置が内蔵された機器が待機動作時のみ、主スイッチング素子Q1を間欠発振させるように動作する。

【0066】〔第4の実施の形態〕図6ないし図8は、本発明の第4の実施の形態に係わるスイッチング電源装置を示し、図6は主に請求項6に対応した回路ブロック図、図7及び図8は主に請求項7及び8に関連した回路ブロック図及び動作波形図である。

【0067】図6に示すスイッチング電源装置の各回路ブロックは、その大部分が図1に示すスイッチング電源装置の回路ブロックと同様であるので、ここでは同部品及び同ブロックに同符号を付すこととし、詳細な説明を省略する。

【0068】本実施の形態のスイッチング電源装置は、図1に示すスイッチング電源装置と比較して、主制御部14とドライブ回路13とが1個の主制御部(IC)45に置き換えられているとともに、直流電源11の高電圧側と補助巻線16dとの間に、副スイッチング素子46(以下、副スイッチング素子Q3と標記する)と抵抗47とコンデンサ48とがシリーズに接続され、かつ抵抗47とコンデンサ48との接続点の主制御部45に接続されることにより、主制御部45がコンデンサ48の充電電圧によって動作するように設けられたものである。また、補助巻線16dに接続された副制御部30によって、副スイッチング素子Q3がオン、オフ制御されるようになっている。

【0069】副制御部30は、直流出力電圧 V_0 が既定値に達すると、副スイッチング素子Q3を所定の時間だけオフして直流電源11の供給を遮断することにより、主制御部45を非動作状態として、主スイッチング素子Q1を所定の時間だけ強制的にオフさせるように制御する。

【0070】次に、上記構成のスイッチング電源装置における各回路部の動作を説明する。直流電源11は、スイッチングトランス16の1次巻線16aに主スイッチング素子Q1を介して供給される。コンデンサ48は、直流電源11によって副スイッチング素子Q3及び抵抗47を介して充電される。そして、主制御部45の動作電圧に達すると、主制御部45が動作して、主スイッチング素子Q1のゲート(G)にオン、オフ信号を印加する。主スイッチング素子Q1は、主制御部45からのオン、オフ信号によりオン、オフされ、直流電源11からの入力電圧を1次巻線16aに印加したり、遮断したりする。一方、2次巻線16bの誘起電圧は、整流ダイオード17により整流された後、平滑コンデンサ18により平滑され、出力電圧として出力端子20a、20bより出力される。

【0071】また、検出部19は、整流平滑回路の出力電圧を内部の基準電圧と比較し、その比較結果を比較信号として、絶縁伝達部15介して主制御部45にフィードバックする。主制御部45は、検出部19からの比較信号に基づいて主スイッチング素子Q1のオン期間を制御することで出力電圧の安定化を行っている。また、絶縁伝達部15は、スイッチングトランス16の1次巻線16a側と2次巻線16b側とを絶縁するとともに、検出部19からの比較信号を主制御部45に伝達する。

【0072】また、直流電源11の高電圧側と抵抗47との間には、副スイッチング素子Q3が接続されてい

る。従って、副スイッチング素子Q3をオフすることにより、直流電源11によるコンデンサ48の充電を遮断することができる。また、スイッチングトランス16の補助巻線16dに接続されている副制御部30は、直流出力電圧 V_0 が既定値に達すると、副スイッチング素子Q2を所定の時間だけオフして直流電源11の供給を遮断することにより、主制御部45を非動作状態として、主スイッチング素子Q1を所定の時間だけ強制的にオフさせるように制御する。つまり、主スイッチング素子Q1を間欠発振させるように動作する。

【0073】図7は、図6に示す副制御部30及び副スイッチング素子Q3を含む周辺回路部分の具体的な回路構成を示すブロック図である。同図において、副制御部30の回路構成は、図2に示した副制御部30の回路構成と全く同様であるので、ここでは同部品に同符号を付すこととし、詳細な説明を省略する。

【0074】副スイッチング素子Q3はトランジスタで構成されている。副スイッチング素子Q3のベースと直流電源11との間にツェナーダイオード51が接続され、副スイッチング素子Q3のエミッタと抵抗47との間にダイオード52が接続されている。ツェナーダイオード51は、副スイッチング素子Q3のエミッタ電圧を制限する役割を果たす。また、ダイオード52は、副スイッチング素子Q3のベースに対してエミッタに印加される電圧の定格を超えないようにするために接続されている。また、副スイッチング素子Q3のベースには、トランジスタ53(以下、トランジスタQ4と標記する)を介して副制御部30の出力が接続されている。

【0075】このような構成のスイッチング電源装置においては、上記第4の実施の形態で説明した通り、直流出力電圧が既定値に達すると、副制御部30の出力が「H」になってトランジスタQ4がオンし、その結果、副スイッチング素子Q3のベースが「L」となって副スイッチング素子Q3がオフするので、直流電源11によるコンデンサ48の充電が遮断される。

【0076】次に、上記で説明した各回路部の動作を、図8に示す各回路部の動作波形図を用いてさらに詳細に説明する。

【0077】図8におて、(a)はコンデンサ48の充電電圧 V_{C48} 、(b)はスイッチングトランス16の1次巻線16a側の1次電流 I_1 、(c)は主スイッチング素子Q1のゲート電圧 V_{G1} 、(d)は直流出力電圧 V_0 、(e)はトランジスタQ4のベース電圧 V_{B4} 、

(f)は副スイッチング素子Q3のベース電圧 V_{B3} の各波形であり、横軸に共通の時間軸をとって表している。また、主スイッチング素子Q1はゲート電圧 V_{G1} が

「H」のときにオン、ゲート電圧 V_{G1} が「L」のときにオフし、トランジスタQ4はベース電圧 V_{B4} が「H」のときにオン、ベース電圧 V_{B4} が「L」のときにオフし、副スイッチング素子Q3はベース電圧 V_{B3} が「H」のとき

にオン、ベース電圧 V_{B3} が「L」のときにオフするように構成されている。以下の説明では、図7に示した時間軸に沿って順次説明する。

【0078】(1) 期間 t_0 までの動作(Q3オン、Q1オフ)

スイッチング電源装置に直流電源11が接続されると、副スイッチング素子Q3がオンし、抵抗47を介してコンデンサ48が充電されるが、主制御部45の動作電圧には達していないので、主スイッチング素子Q1はオフのみである。

【0079】(2) 期間 $t_0 \sim t_1$ 間の動作(Q3オン、Q1発振)

時刻 t_0 においてコンデンサ48の充電電圧 V_{C48} が主制御部45の動作電圧に達すると、主制御部45によって主スイッチング素子Q1が発振を開始し、直流出力電圧 V_0 が増加する。

【0080】(3) 期間 $t_1 \sim t_2$ 間の動作(Q3オフ、Q1発振)

直流出力電圧 V_0 が既定電圧に達すると、トランジスタQ4のベース電圧 V_{B4} が「H」となり、トランジスタQ4がオンする。その結果、副スイッチング素子Q3がオフするので、直流電源11によるコンデンサ48の充電が遮断され、コンデンサ48の充電電圧 V_{C48} は時刻 t_1 から減少し始めるが、期間 $t_1 \sim t_2$ の間は主制御部45の動作電圧以上であるので、主スイッチング素子Q1は発振を継続する。

【0081】(4) 期間 $t_2 \sim t_3$ 間の動作(Q3オフ、Q1オフ)

時刻 t_2 においてコンデンサ48の充電電圧 V_{C48} が主制御部45の動作電圧以下に減少するので、主スイッチング素子Q1は発振を停止する。

【0082】(5) 期間 $t_3 \sim t_4$ 間の動作(Q3オン、Q1オフ)

時刻 t_3 においてトランジスタQ4のベース電圧 V_{B4} が「L」レベルとなり、トランジスタQ4がオフする。その結果、副スイッチング素子Q3がオンするので、直流電源11によるコンデンサ48の充電が開始され、コンデンサ48の充電電圧 V_{C48} は再び増加を始めるが、主制御部45の動作電圧以下であるので、主スイッチング素子Q1は発振を停止したままである。

【0083】(6) 時刻 t_4 以降の動作(Q3オン、Q1発振)

時刻 t_4 においてコンデンサ48の充電電圧 V_{C48} が主制御部45の動作電圧に達すると、主制御部45によって主スイッチング素子Q1が再び発振を開始し、直流出力電圧 V_0 が再び増加する。

【0084】このようにして上記(1)～(6)の動作が繰り返されることで、主スイッチング素子Q1を間欠発振させることができる。すなわち、副スイッチング素子Q3のオン、オフにより直流電源11によるコンデン

サ48の充電を遮断することができる。そのため、副制御部30は、時刻 t_1 において直流出力電圧 V_0 が既定値に達すると、必要に応じて定められる所定の時間(期間 $t_1 \sim t_3$)だけ直流電源11によるコンデンサ48の充電を遮断するように副スイッチング素子Q3制御し、その結果、主スイッチング素子Q1を間欠発振させるように動作する。

【0085】[第5の実施の形態] 図9は、本発明の第5の実施の形態に係わるスイッチング電源装置の回路ブロック図を示し、請求項9に対応している。

【0086】図9に示すスイッチング電源装置の回路ブロックは、その大部分が図7に示すスイッチング電源装置の回路ブロックと同様であるので、ここでは同部品及び同ブロックに同符号を付すこととし、詳細な説明を省略する。

【0087】本実施の形態のスイッチング電源装置は、図7に示すスイッチング電源装置に、切り替え部54、60と、絶縁伝達部55と、負荷電流検出部56と、スイッチングトランス16の補助巻線16eと、ダイオード58と、トランジスタ57(以下、トランジスタQ5と標記する)と、抵抗59とを追加した構成となっている。

【0088】すなわち、トランジスタQ4のコレクタ・エミッタ間に切り替え部54が接続され、補助巻線16eとコンデンサ48の+側との間にトランジスタQ5とダイオード58とが接続され、トランジスタQ5のベースと直流電源11の低電圧側との間に抵抗59と切り替え部60とが接続されている。また、負荷電流検出部56は、整流ダイオード17及び平滑コンデンサ18からなる整流平滑回路と出力端子20bとの間に接続され、絶縁伝達部55は、各切り替え部54、60と負荷電流検出部56との間に接続されている。ただし、負荷電流検出部56は、整流平滑回路と出力端子20aとの間に接続してもよい。また、絶縁伝達部55は、負荷電流検出部56と各切り替え部54、60とを絶縁するとともに、負荷電流検出部56からのオン、オフ信号を各切り替え部54、60に伝達する。

【0089】上記構成のスイッチング電源装置において、図7に示すスイッチング電源装置と比較して、新たに追加した負荷電流検出部56と絶縁伝達部55と各切り替え部54、60を含む周辺回路部との動作についてのみ以下に説明する。

【0090】負荷電流検出部56は、整流ダイオード17及び平滑コンデンサ18からなる整流平滑回路と、出力端子20bとの間を流れる負荷電流 I_0 を検出する。そして、負荷電流 I_0 が通常動作時の電流値(すなわち、重負荷時の電流値)である場合には、絶縁伝達部55を介して各切り替え部54、60にオン信号を印加し、負荷電流 I_0 が少ない場合(すなわち、軽負荷時の電流値である場合)には、絶縁伝達部55を介して各切

り替え部54, 60にオフ信号を印加する。

【0091】各切り替え部54, 60は、例えばFETやトランジスタ等で構成されるスイッチである。そして、負荷電流検出部56のオフ信号により各切り替え部54, 60がオフしている場合（すなわち、副制御部30による副スイッチング素子Q3の制御が可能な制御可能状態に維持されている場合）、副スイッチング素子Q3は、副制御部30によって上記第4の実施の形態で説明した通りオン、オフ制御される。すなわち、図8に示す時刻 t_0 において直流出力電圧 V_0 が既定値に達すると、必要に応じて定められた所定の時間（期間 $t_1 - t_3$ ）だけ直流電源11によるコンデンサ48の充電を遮断するようにトランジスタQ4及び副スイッチング素子Q3を制御し、その結果、主スイッチング素子Q1を間欠発振させるように動作する。また、切り替え部60のオフにより、トランジスタQ5はオフしているので、スイッチングトランス16の補助巻線16eによるコンデンサ48の充電は遮断される。

【0092】一方、負荷電流検出部56のオン信号により各切り替え部54, 60がオンしている場合、トランジスタQ4のコレクタ・エミッタ間が0Vに括られるため、副スイッチング素子Q3は常にオフし、直流電源11によるコンデンサ48の充電は遮断される。また、切り替え部60のオンにより、トランジスタQ5がオンするので、ダイオード58とコンデンサ48とによる整流回路が形成され、スイッチングトランス16の補助巻線16eによるコンデンサ48の充電が開始される。

【0093】つまり、本実施の形態のスイッチング電源装置は、負荷電流 I_0 が少ない場合、すなわち軽負荷時のみ、主スイッチング素子Q1を間欠発振させるように動作する。

【0094】〔第6の実施の形態〕図10は、本発明の第6の実施の形態に係わるスイッチング電源装置の回路ブロック図を示し、請求項10に対応している。

【0095】図10に示すスイッチング電源装置の回路ブロックは、その大部分が図9に示すスイッチング電源装置の回路ブロックと同様であるので、ここでは同部品及び同ブロックに同符号を付すこととし、詳細な説明を省略する。

【0096】本実施の形態のスイッチング電源装置は、図9に示すスイッチング電源装置から負荷電流検出部56を削除し、これに代わるものとして新たに機器通常信号入力端子62を設けた構成となっている。そのため、機器通常信号入力端子62は、絶縁伝達部55を介して各切り替え部54, 60に接続されている。

【0097】上記構成のスイッチング電源装置において、新たに追加した機器通常信号入力端子62と絶縁伝達部55と各切り替え部54, 60を含む周辺回路部との動作についてのみ以下に説明する。

【0098】スイッチング電源装置が内蔵された機器が

通常動作時、機器より機器通常信号入力端子62を介して各切り替え部54, 60にオン信号が入力され、スイッチング電源装置が内蔵された機器が待機動作時、機器より機器通常信号入力端子62を介して各切り替え部54, 60にオフ信号が入力される。

【0099】各切り替え部54, 60は、例えばFETやトランジスタ等で構成されるスイッチである。そして、機器通常信号入力端子62からのオフ信号により各切り替え部54, 60がオフしている場合（すなわち、副制御部30による副スイッチング素子Q3の制御が可能な制御可能状態に維持されている場合）、副スイッチング素子Q3は、副制御部30によって上記第4の実施の形態で説明した通りオン、オフ制御される。すなわち、図8に示す時刻 t_0 において直流出力電圧が既定値に達すると、必要に応じて定められた所定の時間（期間 $t_1 - t_3$ ）だけ直流電源11によるコンデンサ48の充電を遮断するようにトランジスタQ4及び副スイッチング素子Q3を制御し、その結果、主スイッチング素子Q1を間欠発振させるように動作する。また、切り替え部60のオフにより、トランジスタQ5はオフしているので、スイッチングトランス16の補助巻線16eによるコンデンサ48の充電は遮断される。

【0100】一方、機器通常信号入力端子62からのオン信号により各切り替え部54, 60がオンしている場合、トランジスタQ4のコレクタ・エミッタ間が0Vに括られるため、副スイッチング素子Q3は常にオフし、直流電源11によるコンデンサ48の充電は遮断される。また、切り替え部60のオンにより、トランジスタQ5がオンするので、ダイオード58とコンデンサ48とによる整流回路が形成され、スイッチングトランス16の補助巻線16eによるコンデンサ48の充電が開始される。

【0101】つまり、本実施の形態のスイッチング電源装置は、このスイッチング電源装置が内蔵された機器が待機動作時のみ、主スイッチング素子Q1を間欠発振させるように動作する。

【0102】

【発明の効果】本発明のスイッチング電源装置によれば、直流出力電圧が既定値に達すると、所定の期間だけ主スイッチング素子の発振を停止する間欠発振を行うように構成したので、待機動作時、すなわち軽負荷時ににおける主スイッチング素子のスイッチング損失の増大に伴うスイッチング電源装置の変換効率の低下を防止することができるとともに、消費電力の低減を図ることができる。また、主スイッチング素子の発熱の防止やスイッチングノイズの低減も図ることができる。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態に係わるスイッチング電源装置の回路ブロック図である。

【図2】図1の回路ブロック図において副スイッチング

素子及び副制御部のより具体的な回路構成を示すブロック図である。

【図3】図2に示すスイッチング電源装置の動作波形図である。

【図4】本発明の第2の実施の形態に係わるスイッチング電源装置の回路ブロック図である。

【図5】本発明の第3の実施の形態に係わるスイッチング電源装置の回路ブロック図である。

【図6】本発明の第4の実施の形態に係わるスイッチング電源装置の回路ブロック図である。

【図7】図6の回路ブロック図において副制御部及び副スイッチング素子を含む周辺回路部分の具体的な回路構成を示すブロック図である。

【図8】図7に示すスイッチング電源装置の動作波形図である。

【図9】本発明の第5の実施の形態に係わるスイッチング電源装置の回路ブロック図である。

【図10】本発明の第6の実施の形態に係わるスイッチング電源装置の回路ブロック図である。

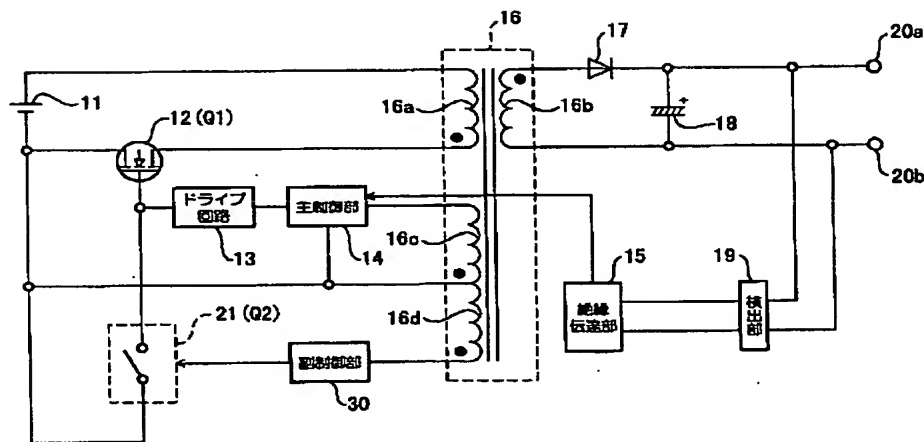
【図11】従来のスイッチング電源装置の概略構成を示す回路ブロック図である。

【図12】図11に示す従来のスイッチング電源装置の動作波形図である。

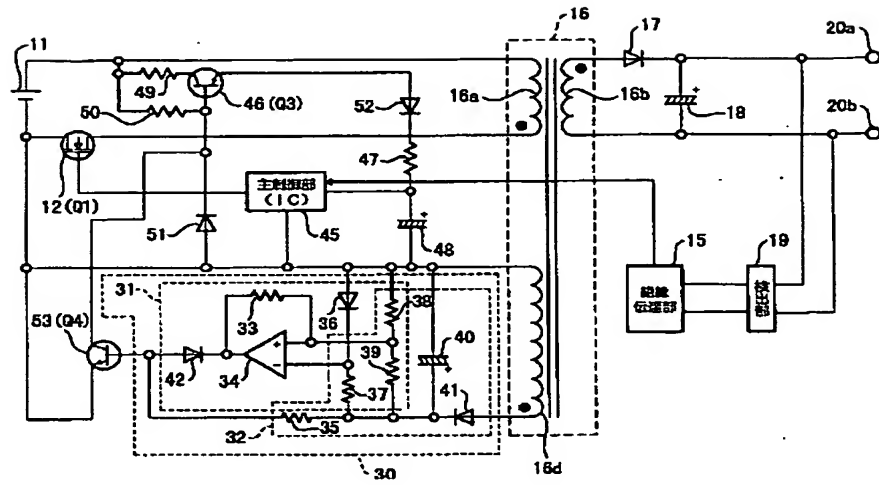
【符号の説明】

- 1 1 直流電源
- 1 2 (Q 1) 主スイッチング素子
- 1 3 ドライブ回路
- 1 4, 4 5 主制御部 1 5 絶縁伝達部 1 6 スwitchングトラ:
- 1 6 a 1次巻線
- 1 6 b 2次巻線
- 1 6 c 補助巻線 (第1の補助巻線)
- 1 6 d 第2の補助巻線
- 1 6 e 補助巻線
- 1 7 整流ダイオード
- 1 8 平滑コンデンサ
- 1 9 検出部 2 0 a, 2 0 b 出力端子
- 2 1 (Q 2), 4 6 (Q 3) 副スイッチング素子
- 2 5, 6 2 機器通常信号入力端子
- 3 1 タイマ制御部 3 2 タイマ部 4 3, 4 4, 5 4, 6 0 切

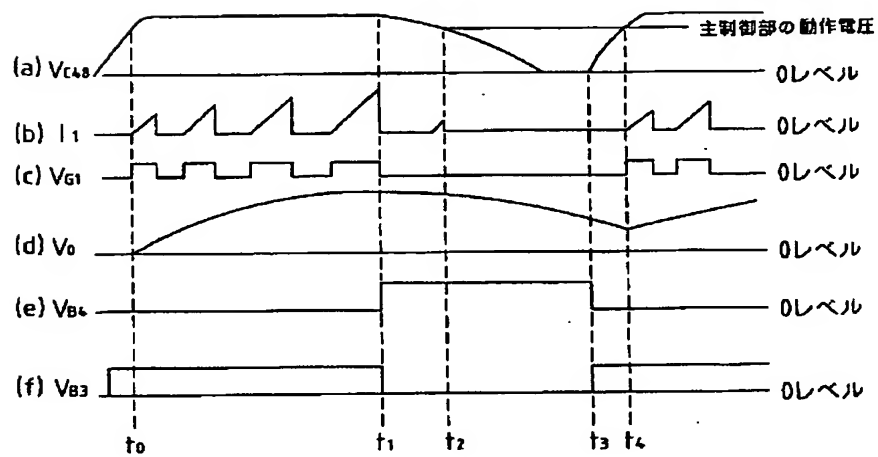
【図1】



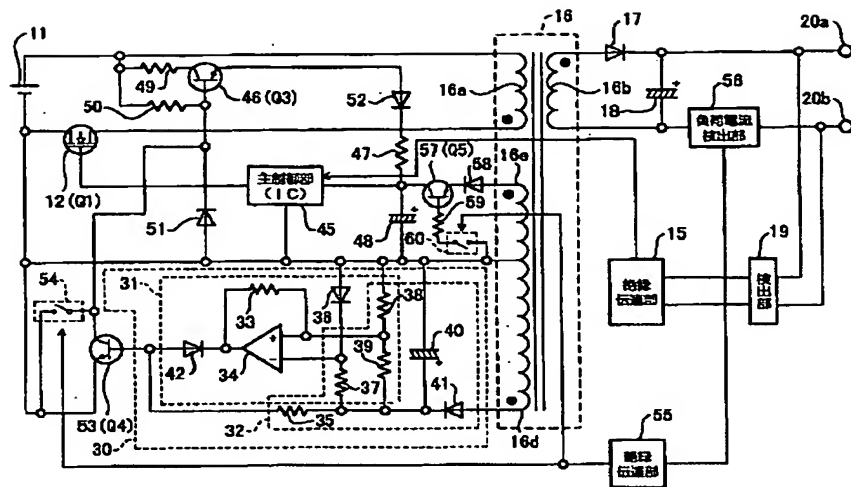
【図7】



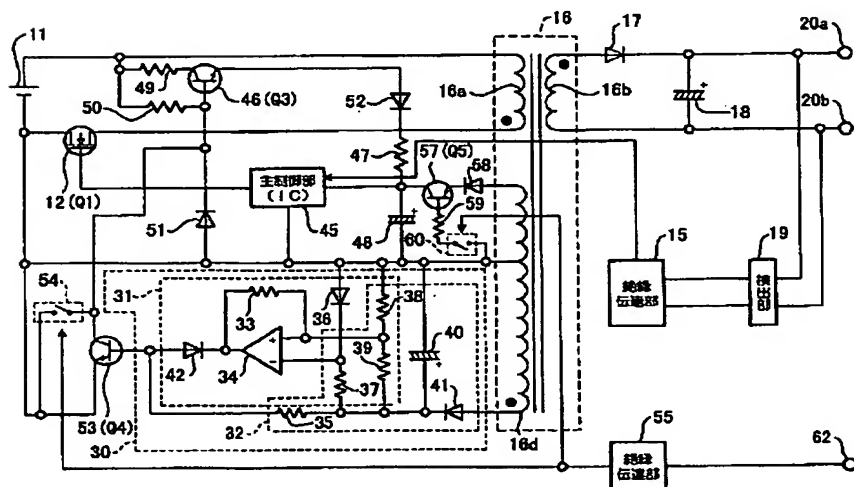
【図8】



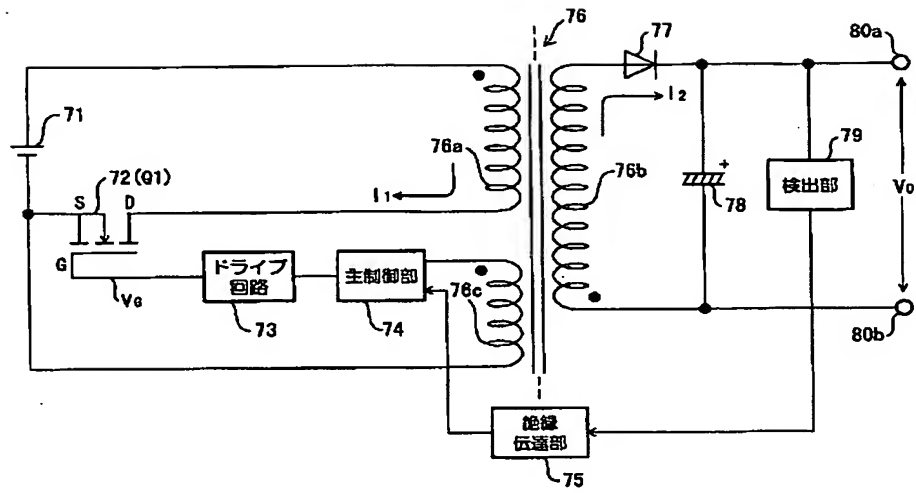
【図9】



【図10】



【図11】



【図12】

